

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-076716

(43)Date of publication of application : 15.03.2002

(51)Int.Cl.

H01P 3/12
H01P 1/04

(21)Application number : 2000-255295

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 25.08.2000

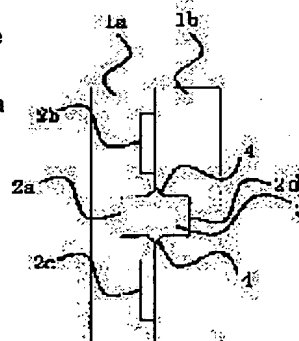
(72)Inventor : HIEDA MORISHIGE
MIYAGUCHI KENICHI
NAKAHARA KAZUHIKO
TAKAGI SUNAO
ISHIDA OSAMI
KAWAKAMI KENJI
ITO TOMIO
TSUTSUMI KAZUHIKO
YAMADA KOICHI
MATSUURA TSUKASA
MATSUMOTO SOICHI

(54) WAVEGUIDE AND WAVEGUIDE FLANGE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a small loss waveguide and waveguide flange and create a high adhesion strength at bonding face of waveguide by constraining leak of electromagnetic wave from the clearance at bonding face of the waveguide or waveguide flange without requiring high processing accuracy.

SOLUTION: The angles 4 at the bonding face of a slot 2a which compose a waveguide 3 are chamfered. And plural holes are set at the bonding face of the waveguide 3 which is composed of a block 1a, 1b which are bonded in each opposing side. Further a dielectric is sandwiched between the bonding block 1a and 1b. And plural holes are set on the flange bonding face of the waveguide flange which connects the wave guide. Also, a dielectric is sandwiched between the bonding flanges. A semiconductor substrate processed by etching is mounted to the block and a spring is installed on the mounted semiconductor substrate and the wall or edge surface of the block.



1a : 金属ブロック
1b : 金属ブロック
2a : 絶縁
2b : 溝
2c : 溝
2d : 溝
3 : 波導管
4 : 角取り部

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開 2002-76716

(P 2002-76716 A)

(43) 公開日 平成14年3月15日 (2002. 3. 15)

(51) Int. Cl. 7

識別記号

F I

テーマコード(参考)

H 0 1 P 3/12
1/04

H 0 1 P 3/12
1/04

5J011
5J014

審査請求 未請求 請求項の数 7

O L

(全 7 頁)

(21) 出願番号 特願2000-255295 (P2000-255295)

(22) 出願日 平成12年8月25日 (2000. 8. 25)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 檜枝 護重

東京都千代田区丸の内二丁目2番3号 三菱
電機株式会社内

(72) 発明者 宮口 賢一

東京都千代田区丸の内二丁目2番3号 三菱
電機株式会社内

(74) 代理人 100057874

弁理士 曾我 道照 (外6名)

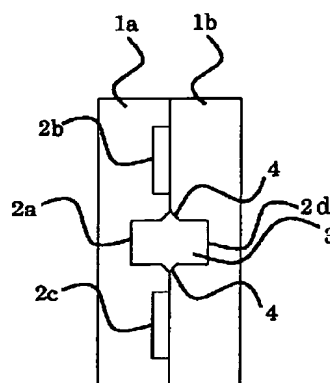
最終頁に続く

(54) 【発明の名称】 導波管および導波管フランジ

(57) 【要約】

【課題】 導波管または導波管フランジの接続面における隙間からの電磁波の漏れ出しを抑制し、高い加工精度を要求することなく低損失な導波管および導波管フランジを実現する。また、導波管の接続面における張合わせ強度を高くすることを実現する。

【解決手段】 導波管を構成する溝の張り合わせ面の角を面取りする。また、互いに対向するように張り合わされたブロックで構成された導波管の張合わせ面に複数の穴を設ける。さらに、この張り合わせるブロックの間に誘電体を挟み込む。また、導波管を接続する導波管フランジにおいて、フランジ張合わせ面に複数の穴を設ける。さらに、この張合わせるフランジ間に誘電体を挟み込む。エッチングして加工した半導体基板をブロックにマウントすること。また、マウントした半導体基板とブロック壁面または端面にバネを設ける。



1 a : 金属ブロック
1 b : 金属ブロック
2 a : 溝
2 b : 溝
2 c : 溝
2 d : 溝
3 : 導波管
4 : 面取り部

【特許請求の範囲】

【請求項 1】 表面に溝を設けられ、かつ少なくとも表面が金属で覆われたブロックを互いに溝が対向するように張り合わせるることにより構成した導波管において、上記溝の張り合わせ面の角を面取りしたことを特徴とする導波管。

【請求項 2】 表面に溝を設けられ、かつ少なくとも表面が金属で覆われたブロックを互いに溝が対向するように張り合わせるることにより構成した導波管において、ブロックの互いに接する少なくとも一方の面に複数の穴を設けたことを特徴とする導波管。

【請求項 3】 請求項 1 または 2 に記載の導波管において、張り合わせるブロック間に誘電体を挟み込んだことを特徴とする導波管。

【請求項 4】 導波管を接続する導波管フランジにおいて、対向したフランジの少なくとも一方の面に、複数の穴を設けたことを特徴とする導波管フランジ。

【請求項 5】 導波管を接続する導波管フランジにおいて、対向したフランジの間に誘電体を挟み込んだことを特徴とする導波管フランジ。

【請求項 6】 半導体基板をエッチングして溝を形成し、溝が形成された半導体基板を少なくとも表面が金属で覆われたブロックに設けた穴にマウントしたことを特徴とする導波管。

【請求項 7】 請求項 6 に記載の導波管において、上記半導体基板を少なくとも表面が金属で覆われたブロックに設けた穴にマウントする際に、壁面と半導体基板との間に上記半導体基板を壁面および端面に押し出すバネを設けたことを特徴とする導波管。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、マイクロ波帯、ミリ波帯で信号を伝送する導波管および導波管を接続する導波管フランジに関するものである。

【0002】

【従来の技術】 図 14 は、例えば IEEE Transaction on Microwave Theory and Techniques, Vol. MTT-22, No. 12, pp. 1209-1216, Dec. 1974 に示された従来の導波管の全体図、図 15 は導波管の分解図である。図において、1a、1b は金属ブロック、2a、2b、2c、2d は溝、3 は導波管である。

【0003】 次に構成について説明する。金属ブロック 1a は、一方の面に溝 2a、2b、2c が設けられている。また、金属ブロック 1b は、一方の面に溝 2d が設けられている。溝 2a と溝 2b の間隔および溝 2a と溝 2c の間隔は、 $\lambda/4$ (λ : 自由空間波長) になっている。金属ブロック 1a と金属ブロック 1b は、溝を構成した面を互に対向させて張り合わせ、溝 2a と溝 2d により導波管 3 が構成される。

【0004】 電磁波は導波管 3 の中を伝播するが、金属

ブロック 1a と金属ブロック 1b の張り合わせ面に隙間が生じている場合、導波管 3 の中を伝播する電磁波は、隙間から漏れ出してしまい、導波管 3 の伝送損失が増加する。そのため、導波管を構成する溝 2a と溝 2b の間隔、および導波管を構成する溝 2a と溝 2c の間隔を $\lambda/4$ にしたチョーク構造を設けることにより、金属ブロックの張り合わせ面の隙間からの電磁波の漏れを防ぎ、伝送損失の防止を図っている。

【0005】

【発明が解決しようとする課題】 従来の導波管では、金属ブロックの張り合わせ面に $\lambda/4$ のチョーク構造を設けて張り合わせ面の隙間から電磁波が漏れ出ないようにしていたが、漏れ出しを防止できる周波数範囲が狭く、また、電磁波の漏れ出しを抑えるためには張り合わせ面の高い加工精度が要求されるといった問題点があった。さらに、従来の構造では、張り合わせ面の広い範囲に溝を設ける必要があるため、張り合わせ面積が狭くなり、機械強度が大きく出来ないという問題点があった。

【0006】 この発明は、上記のような問題点を解決するためになされたもので、高い加工精度を要求することなく低損失な導波管および導波管フランジを実現することを目的とするものである。

【0007】 また、張り合わせ強度が十分に高い導波管を実現することを目的とするものである。

【0008】

【課題を解決するための手段】 この発明に係る導波管は、導波管を構成する溝の張り合わせ面の角を面取りしたものである。

【0009】 また、他の発明に係る導波管は、互に対向するように張り合わされたブロックの接する面に複数の穴を設けたものである。

【0010】 また、張り合わせるブロックの間に誘電体を挟み込んだものである。

【0011】 また、この発明に係る導波管フランジは、導波管を接続する導波管フランジにおいて、対向したフランジの面に複数の穴を設けたものである。

【0012】 また、導波管を接続する導波管フランジの対向した面の間に誘電体を挟み込んだものである。

【0013】 また、さらに他の発明に係る導波管は、半導体基板をエッチングして溝を形成し、互いに張り合わせた半導体基板をブロックにマウントして構成したものである。

【0014】 さらに、半導体基板をブロックの壁面および端面に押し出すバネを設けたものである。

【0015】

【発明の実施の形態】 実施の形態 1. 図 1 はこの発明の実施の形態 1 に係る導波管を示す構成図である。また、図 2 は、図 1 に示す導波管を構成する部品の構造を示す構成図である。図において、1a、1b は金属ブロック、2a、2b、2c、2d は溝、3 は導波管、4 は面

取り部である。

【0016】次に構成について説明する。金属ブロック 1a には、一方の面に溝 2a、2b、2c が設けられている。また、金属ブロック 1b には、一方の面に溝 2d が設けられている。溝 2a と溝 2b の間隔および溝 2a と溝 2c の間隔は、 $\lambda/4$ (λ : 自由空間波長) になっている。金属ブロック 1a と金属ブロック 1b は、溝を構成した面を互いに対向させて張り合わせ、溝 2a と溝 2d により導波管 3 が構成される。

【0017】ここで、上記溝の張り合わせ面における角の面取り 4 を行うことにより、張り合わせ部における導波管 3 の金属壁間の対面距離が長くなるため、張り合わせ位置における導波管 3 内の電界強度が弱くなる。そして、張り合わせ位置における電界強度が弱くなることにより、金属ブロックの張り合わせ面における高い加工精度は要求されず、さらに金属ブロック間に隙間が生じている場合においても、導波管 3 の中を伝播する電磁波の張り合わせ部から漏れ出す量は小さくなり導波管の伝送損失が小さくなる。

【0018】実施の形態 2。図 3 はこの発明の実施の形態 2 に係る導波管を示す構成図である。また、図 4 は、図 3 に示す導波管を構成する部品の構造を示す構成図である。これらの図において、図 1 および図 2 と同一符号は同一部分を示し、その説明は省略する。新たな符号として、5 は穴である。

【0019】次に構成について説明する。金属ブロック 1a には、一方の面に溝 2a と、溝 2a が形成された面の溝 2a の両側に複数の穴 5 が周期的に設けられている。また、金属ブロック 1b には、一方の面に溝 2b が設けられている。金属ブロック 1a と金属ブロック 1b は、溝を構成した面を互いに対向させて張り合わせ、溝 2a と溝 2b により導波管 3 が構成される。

【0020】ここで、金属ブロックを張り合わせた面の、導波管 3 を構成する溝 2a の両側に複数の穴 5 を周期的に配置することにより、Photonic Band Gap 効果にて隙間から漏れ出す電磁波を遮断するため、金属ブロックの張り合わせ面における高い加工精度は要求されず、さらに金属ブロック間に隙間が生じている場合においても、導波管 3 の中を伝播する電磁波の張り合わせ部から漏れ出す量は小さくなり導波管の伝送損失が小さくなる。

【0021】また、複数の穴 5 を設けることにより、チョーク構造に比べて金属ブロックの張り合わせ面積が大きくなるために、張り合わせ強度も高くなり、機械的強度が向上する。

【0022】実施の形態 3。図 5 はこの発明の実施の形態 3 に係る導波管を示す構成図である。図において、図 1 と同一符号は同一部分を示し、その説明は省略する。新たな符号として、6 は誘電体である。ここで、張り合わせるブロック間に誘電体 6 を挟み込んだ導波管 3 を構

成する溝 2a、2d と誘電体 6 と接する角の面取り 4 を行うことにより、誘電体 6 と接する位置における導波管 3 の金属壁間の対面距離が長くなるため、誘電体 6 位置における導波管 3 内の電界強度が弱くなる。そして、電界強度が弱くなることにより、導波管 3 の中を伝播する電磁波が誘電体の中を伝播して漏れ出す量が小さくなり導波管の伝送損失が小さくなる。

【0023】実施の形態 4。図 6 はこの発明の実施の形態 4 に係る導波管を示す構成図である。図において、図 3 または図 5 と同一符号は同一部分を示し、その説明は省略する。

【0024】ここで、張り合わせるブロック間に誘電体 6 を挟み込んだ導波管 3 を構成する金属ブロック 1a と誘電体 6 が接する面の溝 2a の両側に複数の穴 5 を周期的に配置することにより、Photonic Band Gap 効果にて誘電体内を伝播する電磁波を遮断することが出来るため、金属ブロックの張り合わせ面における高い加工精度は要求されず、さらに金属ブロック間に隙間が生じている場合においても、導波管 3 の中を伝播する電磁波の張り合わせ部から漏れ出す量は小さくなり導波管の伝送損失が小さくなる。

【0025】実施の形態 5。図 7 はこの発明の実施の形態 5 に係る導波管フランジを示す構成図である。また、図 8 は導波管フランジにて接続した導波管の断面図である。これらの図において、1 は金属ブロック、3a、3b は導波管、5 は穴、7a、7b はフランジである。

【0026】次に構成について説明する。金属ブロック 1 は、内部に導波管 3a が構成されており、導波管の端面がある面がフランジ 7a になっている。フランジ 7a には、導波管 3a の周囲に周期的に配置された複数の穴 5 が設けられている。導波管 3a と導波管 3b はフランジ 7a とフランジ 7b とが対向するように接続する。

【0027】ここで、接続したフランジ 7a とフランジ 7b の間に隙間がある場合、フランジ 7a に複数の穴 5 を周期的に配置することにより、Photonic Band Gap 効果にて隙間から漏れ出す電磁波が遮断されるため、導波管 3a、3b を伝播する電磁波は張り合わせ部から漏れ出す量が小さくなり導波管の伝送損失は小さくなる。

【0028】実施の形態 6。図 9 はこの発明の実施の形態 6 に係る誘電体を挟み込んだ導波管フランジを示す構成図である。図において、図 8 と同一符号は同一部分を示し、その説明は省略する。新たな符号として 6 は誘電体を示す。

【0029】次に構成について説明する。導波管 3a と導波管 3b とを接続する場合、誘電体 6 を間にはさんでフランジ 7a とフランジ 7b とが対向するように接続する。

【0030】ここで、導波管 3a、3b を伝播する電磁波は、誘電体 6 の内部を伝播し伝送損失となるが、フランジ 7a に複数の穴 5 を設けることにより、Photonic B

andGap効果にて誘電体6内部を伝播する電磁波が遮断されるため、導波管3a、3bを伝播する電磁波は張り合わせ部から漏れ出す量が小さくなり導波管の伝送損失は小さくなる。また、フランジ7a、7bの間に誘電体6を挟むことにより、導波管接続部を気密にすることができる。

【0031】なお、上記各実施の形態1～6では、導波管を形成する材料として金属を用いた例について示したが、誘電体やSi等の半導体基板の表面を金属メッキなどで覆ったもので形成しても同様の効果が得られる。

【0032】実施の形態7。図10はこの発明の実施の形態7に係る導波管を示す構成図である。図において、1は金属ブロック、3は導波管、8a、8bは半導体基板である。

【0033】次に構成について説明する。半導体基板8aおよび8bにエッチングにて溝を作成し、溝が対向するように半導体基板8aと半導体基板8bを張り合わせて、導波管3を構成する。導波管を構成するために張り合わせた半導体基板8aおよび8bを金属ブロック1に設けた穴にマウントする。

【0034】ここで、導波管3は、半導体基板8a、8bに作成された溝により構成されているため、写真製版を用いた高精度な半導体加工プロセスにより高精度に作成することが出来るため、導波管内の伝送損失は小さくなる。また、導波管を構成した半導体基板8a、8bを金属ブロック1にマウントすることにより、導波管およびコネクタを接続するための取り付け穴を金属ブロック1上に作成可能になり、導波管の接続が容易になる。

【0035】実施の形態8。なお、上記実施の形態7において、導波管を構成する溝を作成した半導体基板を金属ブロックに設けた穴にマウントする際に、完全に固定せず、バネで半導体基板を押す構造にしても同等の効果が得られる。図11はかかる発明の実施の形態8を示す導波管の構成図である。また、図12は、他の導波管と接続した場合の断面図である。図において、図9または10と同一符号は同一部分を示し、その説明は省略する。新たな符号として9a、9bは金属バネ、10a、10bはネジである。

【0036】次に構成について説明する。導波管3aを構成する半導体基板8aおよび8bを金属ブロック1に設けた穴に挿入し、金属ブロック1に設けた穴の側面と底面の半導体基板8a、8bとの隙間に金属バネ9aおよび9bを挿入する。導波管3aに接続する導波管3bは、その端面にフランジが設けられており、フランジ7は、金属ブロック1に、ネジ10a、10bにより固定される。ここで、金属バネ9aは、張り合わされた半導体基板8a、8bを金属ブロックに押し当てる構造になっており、半導体基板を金属ブロックに固定する。また、金属バネ9bは張り合わされた半導体基板8a、8bを接続する導波管3bに設けられたフランジ7に押し

当てる構造になっており、半導体基板8a、8bとフランジ7との隙間を防ぐ。半導体基板8a、8bは金属ブロックおよびフランジに固定されるが、金属バネ9a、9bの弾力により、半導体基板8a、8bと金属ブロック1との線膨張係数が異なる場合でも、金属ブロックが変形したり、半導体基板が割れたりすることを防ぐことが出来る。

【0037】上記実施の形態では、金属バネを金属ブロックに設けられた穴の一方の側面および底面に挿入したが、複数の側面または、全側面に挿入しても同等の効果が得られる。

【0038】また、上記実施の形態では、金属バネを金属ブロックに設けられた穴の一方の側面および底面に挿入したが、側面にバネを挿入せず、底面だけにバネを挿入しても同等の効果が得られる。

【0039】図13は上記実施の形態の導波管を他の導波管と接続した場合の断面図である。図において、図12と同一符号は同一部分を示し、その説明は省略する。新たな符号として11a、11bは金属ピンである。

【0040】次に構成について説明する。導波管3aを構成する半導体基板8aおよび8bを金属ブロック1に設けた穴に挿入し、金属ブロック1に設けた穴の底面の半導体基板8a、8bとの隙間に金属バネ9を挿入する。導波管3aに接続する導波管3bは、その端面にフランジが設けられており、フランジ7は、金属ブロック1に、ネジ10a、10bにより固定される。また、金属ピン11a、11bをフランジ7に設けた穴と半導体基板8a、8bに設けた穴に差し込まれている。

【0041】ここで、金属バネ9は、張り合わされた半導体基板8a、8bを接続する導波管3bに設けられたフランジ7に押し当てる構造になっており、半導体基板8a、8bとフランジ7との隙間を防ぐ。また、金属ピン11a、11bをフランジ7に設けた穴と半導体基板8a、8bに設けた穴に差し込むことにより、フランジ7と半導体基板8a、8bの位置関係が定まり、導波管3aと導波管3bが一定の位置関係に保たれるために、接続作業が容易になる。また、金属バネ9の弾力により、半導体基板8a、8bと金属ブロック1との線膨張係数が異なる場合でも、金属ブロックが変形したり、半導体基板が割れたりすることなく、半導体基板8a、8bは金属フランジに固定される。

【0042】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0043】導波管を構成する溝の張り合わせ面の角を面取りすることにより、ブロック張り合わせ面の隙間からの電磁波が漏れ出すのを抑制させることができ、導波管の張り合わせ面における高い加工精度を要求することなく、伝送損失を小さくすることができる。

【0044】また、ブロックを張り合わせた面の溝の両

側に複数の穴を設けることにより、張り合わせ面の隙間からの電磁波の漏れを抑制させることができ、導波管の張り合わせ面における高い加工精度を要求することなく、伝送損失を小さくすることができる。さらに、チョーク構造に比べてブロックの張り合わせ面積が大きくなるために、張り合わせ強度も高くなり、機械的強度が向上する。

【0045】さらに、ブロックを張り合わせる面の間に誘電体を挟み込むことにより、張り合わせ面の隙間から電磁波が漏れ出すのを抑制させることができ、導波管内の伝送損失を小さくすることができる。

【0046】また、導波管を接続する導波管フランジにおいて、対向するフランジの面に複数の穴を設けることにより、張り合わせ面の隙間からの電磁波の漏れを抑制させることができ、導波管内の伝送損失を小さくすることができる。

【0047】さらに、対向するフランジ間に誘電体を挟み込むことにより、張り合わせ面の隙間からの電磁波の漏れを抑制させることができ、また、導波管内の伝送損失を小さくすることができる。

【0048】また、半導体基板をエッチングして溝を形成し、溝が形成された半導体基板をブロックに設けた穴にマウントすることにより、高精度で伝送損失の低い導波管が実現でき、ブロック上に設けた取り付け穴により導波管の接続を容易にすることができる。

【0049】さらに、半導体基板をブロックにマウントする際に、半導体基板を壁面および端面に押し出すバネを設けることにより、フランジと半導体基板の隙間を防ぎ、導波管内の伝送損失を小さくすることができる。また、半導体基板とブロックのバネの弾力によりブロックの変形、半導体基板の割れを防ぐことができる。

【図面の簡単な説明】

【図1】 この発明の実施の形態1の導波管を示す構成

図である。

【図2】 この発明の実施の形態1の導波管を構成する部品である。

【図3】 この発明の実施の形態2の導波管を示す構成図である。

【図4】 この明の実施の形態2の導波管を構成する部品である。

【図5】 この発明の実施の形態3の導波管を示す構成図である。

【図6】 この発明の実施の形態4の導波管を示す構成図である。

【図7】 この発明の実施の形態5の導波管フランジを示す構成図である。

【図8】 この発明の実施の形態5の導波管フランジの断面図である。

【図9】 この発明の実施の形態6の導波管フランジを示す構成図である。

【図10】 この発明の実施の形態7の導波管を示す構成図である。

【図11】 この発明の実施の形態8の導波管を示す構成図である。

【図12】 この発明の実施の形態8の導波管を他の導波管と接続した場合の断面図である。

【図13】 この発明の実施の形態8の導波管を他の導波管と接続した場合の断面図である。

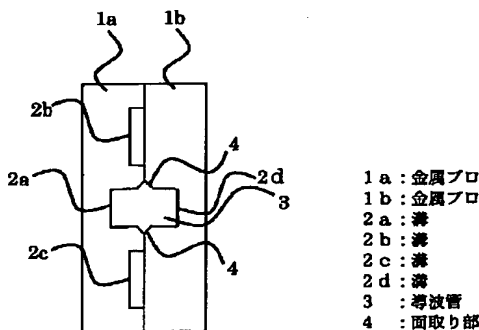
【図14】 従来の導波管を示す構成図である。

【図15】 従来の導波管を構成する部品である。

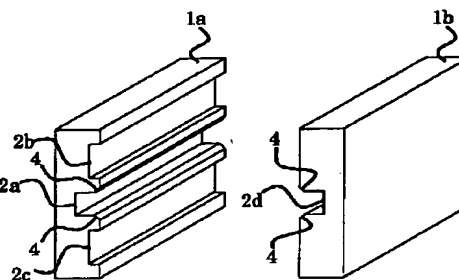
【符号の説明】

1 金属ブロック、2 a 溝、2 b 溝、2 c 溝、2 d 溝、3 導波管、4 面取り部、5 穴、6 誘電体、7 フランジ、8 a 半導体基板、8 b 半導体基板、9 a バネ、9 b バネ、10 a ネジ、10 b ネジ、11 a 金属ピン、11 b 金属ピン。

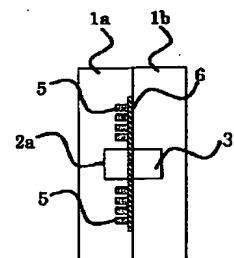
【図1】



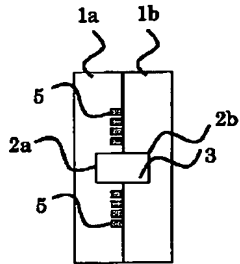
【図2】



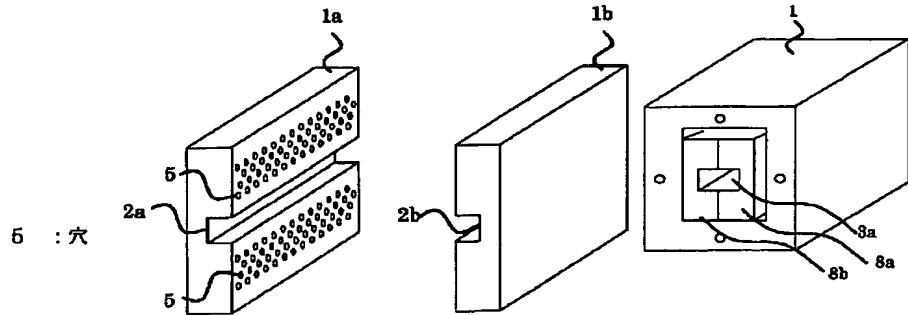
【図6】



【図 3】

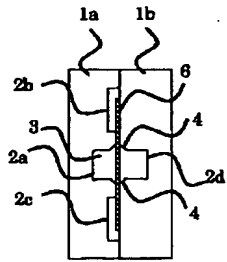


【図 4】

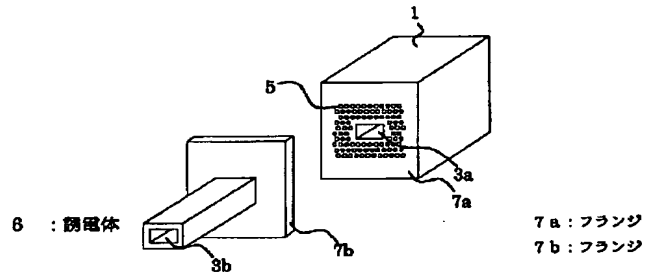


【図 11】

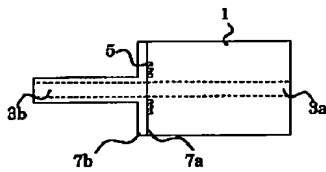
【図 5】



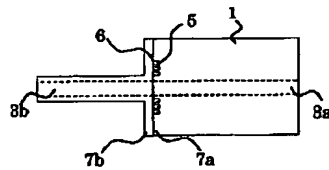
【図 7】



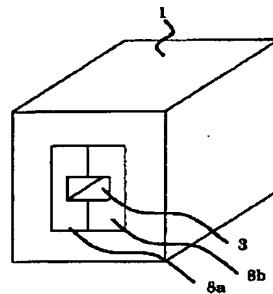
【図 8】



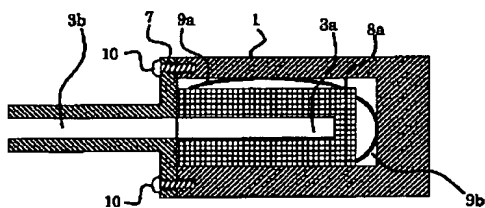
【図 9】



【図 10】

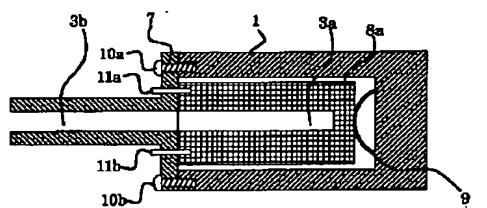


【図 12】



9a : パネ
9b : パネ
10a : ネジ
10b : ネジ

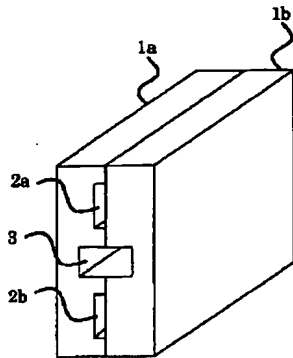
【図 13】



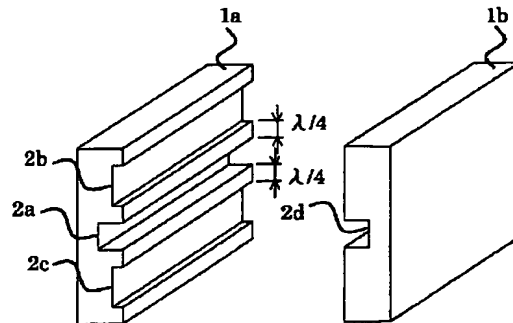
11a : 金属ピン
11b : 金属ピン

8a : 半導体基板
8b : 半導体基板

【図 14】



【図 15】



フロントページの続き

(72)発明者 中原 和彦
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 高木 直
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 石田 修己
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 川上 憲司
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 伊藤 富美夫
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 堤 和彦
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 山田 康一
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 松浦 司
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

(72)発明者 松本 操一
東京都千代田区丸の内二丁目 2 番 3 号 三
菱電機株式会社内

F ターム(参考) 5J011 DA04
5J014 DA01 DA08